19 日本国特許庁(JP)

⑪特許出願公開

[®] 公開特許公報(A)

平1-157612

⑤Int Cl.⁴

識別記号

庁内整理番号

匈公開 平成1年(1989)6月20日

H 03 K 3/023

A-8425-5J

審査請求 未請求 発明の数 1 (全4頁)

②特 願 昭62-317806

20出 願 昭62(1987)12月14日

砂発 明 者 七 戸

大 助 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹

製作所内

⑪出 願 人 三菱電機株式会社

東京都千代田区丸の内2丁目2番3号

⑩代 理 人 并理士 大岩 增雄 外2名

明細 打

1. 発明の名称

電圧制御発拔回路

2. 特許請求の範囲

電流源と、一方の端子を前記電流源に、他方の端子をコンデンサに接続する第1のスイツチと、一方の端子を上記コンデンサに、他方の端子を接地電位に接続する第2のスイツチと、コンデンサの端子電圧と接端電圧を比較する電圧比較器と、該電圧比較器の出力により一定の巾のパルスを発生し、上記第1・第2のスイツチをそれぞれ相反する時間にオン・オフせしめる単安定回路と、上記電流源の電流値を制御する電圧、電流変換回路で構成されることを特徴とする電圧制御発振回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、電圧により発振周被数を制御する 電圧制御発振回路に関するものである。

〔従来の技術〕

電圧制御発扱回路は位相同期ループ(以下 P L

上)など各種の用途に使用される。発掘回路の方式には可変容量ダイオードを用いた L C 発振回路の になるもの、あるいはコンデンサへの充放電を用いる弛張発展によるものがあるが、特に集積回路 化する場合にはインダクタンスが内蔵できなれため、主として後者の発振回路方式が用いるののである。 第3図はインダクタンスを用いないで構成される。 第3図はインダクタンスを用いないで構成される。 第3図はインダクタンスを用いないで構成される では第3図の回路を C M O S 回路で構成した回路 図である。

以下、図に従つて動作を説明する。

(1)は定電流源で、スイッチ(2)がオン状態の時にコンデンサ(4)を充電する。コンデンサ(4)の端子電圧は電圧比較器(5)の入力となり、電圧比較器(5)はコンデンサ(4)の端子電圧が基準電圧を超えると、一定の幅のパルスを発生する単安定回路(6)を起動する。一方、コンデンサ(4)から接地へ接続されたスイッチ(3)は単安定回路(6)の出力でオンし、コンデンサ(4)の電荷を放電する。

スイツチ(2)とスイツチ(3)は互に異なる期間にオン

(1)

(2)

する。すなわち、コンデンサ(4)の端子電圧が基準電圧以下であれば、スイッチ(2)がオンしてコンデンサ(4)を充電し、基準電圧に達すると、スイッチ(3)がオンしてコンデンサ(4)の電荷を放電する。電流源(1)の電流値は、制御端子00の制御電圧 V で制御される。発展周波数出力はバッファ(7)を通して端子(8)に出力される。

(1), (12)は N チャンネルトランジスタで、それぞれ 定電流源(1)及びスイツチ(2)の働きをし、(13)は P チャンネルトランジスタで、スイツチ(3) に相当する 動作をする。(14)は制御電圧入力端子(14)の電圧によ り電流源(1)の電流値を制御するためのカレントミ ラー回路である。

従来の発振回路は上記のように構成されており、下記の如き問題があつた。すなわち、第一に制御電圧Vに対して発援周波数よの変化が直線的でなく、第4図の回路の制御電圧Vと発振周波数よの関係は第6図しに示すごとくである。第二に、電圧周波数の変換利得がカレントミラー回路U4のトランジスタサイズで決定されるため、集積回路

(3)

発振回路に於て、定電流源の電流値を、制御電圧 を電圧電流変換した電流値で制御するようにした ものである。

(作用)

この発明における電圧制御発振回路は、発振周波数を制御するための電圧に対する発振周波数変化の直線性を改善し、且つ、利得の調整を容易にしたものである。

〔実施例〕

以下、この発明の一実施例を図を用いて説明する。

第1回はこの発明による電圧制御発振回路のブロック図、第2図は第1図の回路を0M0S回路で構成した回路図である。図において(1)ないし(8)・CUないし(3)は第3図及び第4図の従来例で説明したものと同等のものであるので説明を省略する。(9)は電圧電流変換器、GSは抵抗である。

第5図はコンデンサ(4)の端子電圧波形を示すが発 振周波数 t は定電流源の電流値に比例する。第5 図において、点線で示した波形は実線で示したも 化した場合に外部から調整することが困難なこと である。

(発明が解決しようとする問題点)

従来の電圧制御発振回路は以上の様に構成されているので、PLLに用いる時には電圧周波数変換の直線性の欠如から、発振周波数が基準周波数数より高い領域から同期に入る場合と、低いう問題があるに電圧周波数変換利得が調整しにくくPLLの別ループを調整しにくいという問題があった。

この発明は上記のような問題点を解消するためになされたもので、電圧制御発展回路の電圧周波数変換の直線性の改善、また利得の調整の容易化をはかつたもので、特にPLLに採用して好適であり、またPLL以外でも簡便な電圧周波数変換器として使用し得る電圧制御発振回路を提供せんとするものである。

(問題点を解決するための手段)

この発明に係る電圧制御発扱回路は、定電流源でコンデンサを充放電することによつて動作する

(4)

なお上記実施例ではコンデンサの電荷を放電する期間、スイツチ(3)をオンする信号を作るため単安定回路を用いているが、電圧比較器(5)に一定の遅延を与え、単安定回路(6)を省略することもできる。また電圧・電流の極性を逆にし、PチャネルとNチャネルのMOSトランジスタを相互に入れ
拠えた回路も容易に実現し得る。

(6)

代 理 人

す。

(発明の効果)

以上、この発明によれば、コンデンサを充放電する定電流源を、電圧電流変換器を通して制御するように構成したので、電圧周波数変換特性の直線性が得られ、且つ、容易に電圧周波数変換利得を設定できる効果が有る。

4. 図面の簡単な説明

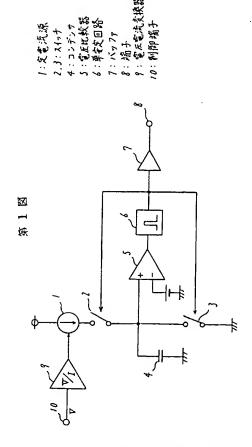
第1図はこの発明の一実施例による電圧制御発 版回路のブロック図、第2図は第1図の回路を0 MのS回路で構成した回路図、第3図は従来の技 術による電圧制御発展回路のブロック図、第4図 は第3図の回路を0MのS回路で構成した回路図 である。

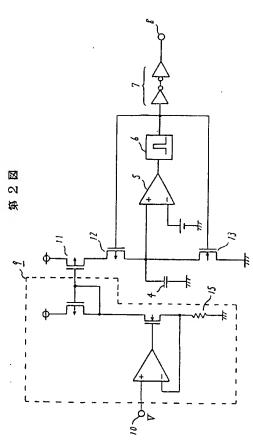
図において、(1)は定電流源、(2)・(3)はスイッチ、(4)はコンデンサ、(5)は電圧比較器、(6)は単安定回路、(7)はパツファ、(8)は端子、(9)は電圧電流変換器、00は制御端子、(1)(2)はNチャンネルトランジスタ、(5)は低抗である。

なお、図中間一符号は同一、又は相当部分を示

(7)

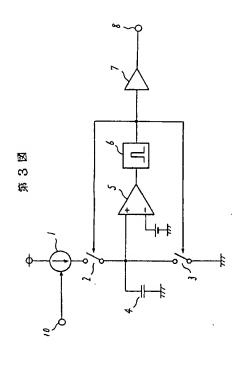
(8)

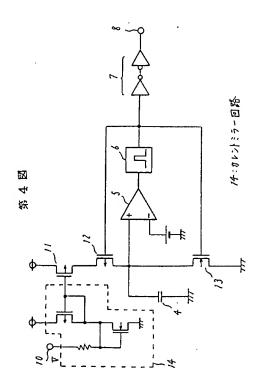




--103---

9/11/05, EAST Version: 2.0.1.4





些(自発)

昭和

特許庁長官殿

1. 事件の表示

特願昭 62-317806号

2. 発明の名称

電圧制御発振回路

3. 補正をする者

事件との関係 特許出願人

住 所

東京都千代田区丸の内二丁目2番3号

名 称 (601) 三菱電機株式会社

代表者 志 妓 守 哉

4.代 理 人

住 所

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

氏 名 (7375) 弁理士 大 岩 増 雄 彦 (連絡先03(213)3421特許部) 印尘



(1)



5. 補正の対象

明細書の発明の詳細な説明の概

6. 補正の内容

明細書をつぎのとおり訂正する

明細雷をつぎのとおり訂正する。						
ページ	行	訂 正	前	ĬŢ	Œ	後
3	8	Nチャンネル		Pチャン	ネル	
3	9~10	Pチャンネル		Nチャン	ネル	
4	10	閉ループを		閉ループ	利得を	
6	3~4	Nチャンネル		Pチャン	オル	
7	17	Nチャンネル		Pチャン	オル	
7	18	Pチャンネル		Nチャン	オル	
	1					
	İ					
i						
:						
ļ						
1.						
		<u> </u>		L		

(2)